

Osmaniye Korkut Ata Üniversitesi
Mühendislik ve Doğa Bilimleri Fakültesi
Fizik Bölümü
Temel Elektronik Laboratuvarı

Deney-9

Temel Lojik Kapıların Transistör Kullanılarak Tasarlanması

Hazırlayanlar:

Arş. Gör. Mustafa HARBUTOĞLU
Prof. Dr. Muhittin ŞAHAN

1. Deneyin Amacı

Bu deney çalışmasında, DEĞİL (NOT), VE (AND) ve VEYA (OR) temel lojik kapıların transistör kullanarak tasarlanması ve bu kapı özelliklerinin, tasarlanan devreler yardımıyla incelenmesi amaçlanmaktadır.

1.1 Teorik Ön Bilgi

Genel olarak lojik değerlerin gösterimi için gerilim değerleri kullanılır ve iki adet lojik durumu (0 ve 1) göstermek için iki gerilime ihtiyaç duyulur. Eğer lojik 1 değerini temsil etmek için kullanılan gerilim değeri, lojik 0 değerini temsil eden gerilim değerinden daha büyükse, bu gösterime pozitif lojik gösterim denilir. Aksine, eğer lojik 1 değerini temsil etmek için kullanılan gerilim değeri, lojik 0 değerini temsil eden gerilim değerinden daha küçükse, bu gösterime negatif lojik gösterim denilir. Tüm deneyler boyunca pozitif lojik gösterimi kullanılacaktır.

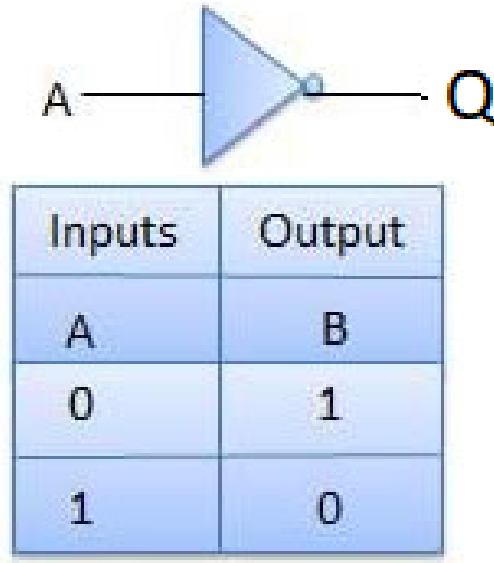
Lojik Kapılar;

- diyotlar ve dirençler,
- diyotlar ve dirençler,
- diyotlar, transistörler ve dirençler

kullanılarak bir anahtar elemanı fonksiyonunu gerçekleyecek şekilde tasarlanması ile elde edilir.

1.2 DEĞİL (NOT) Kapısı

DEĞİL işlemi tek giriş ve tek değişkenle gerçekleştirilir. Mesela A değişkeniyle işlem yapılacaksa NOT işlemi sonucu $Q = A'$ olarak tanımlanır.

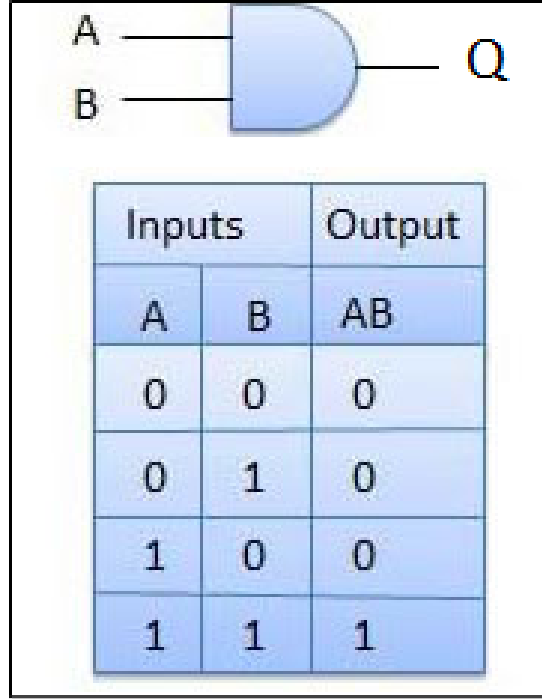


Şekil 1.1 DEĞİL Kapısı Sembolü ve Doğruluk Tablosu.

Şekil 1.1’de verilen doğruluk tablosundan da anlaşılacağı gibi değişken yalnızca iki değerden birini alabilir: $A = 1$ veya $A = 0$. DEĞİL işlemi ‘tersi’ veya ‘tümleyeni’ olarak da tanımlanır aşağıda gösterilen DEĞİL kapısı sembolünde kapı her zaman tek girişe sahiptir ve çıkış girişin tersidir.

1.3 VE (AND) Kapısı

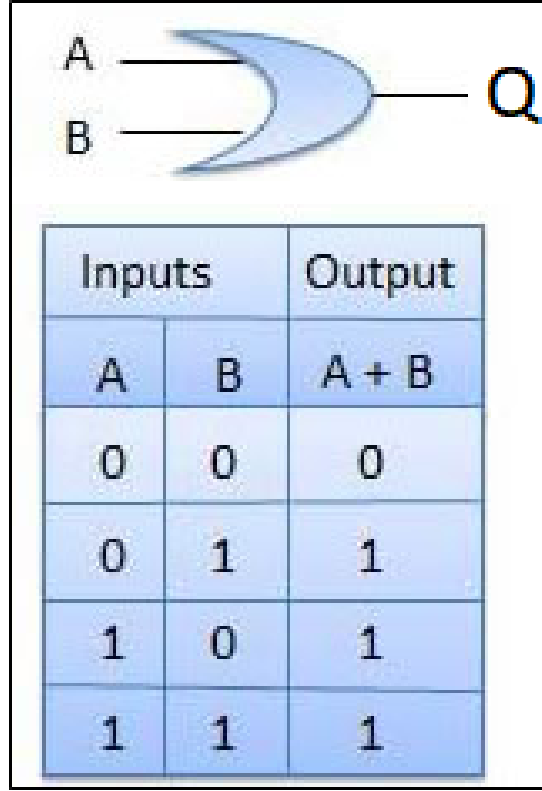
Şekil 1.2’de VE kapısına ait sembol ve doğruluk tablosu verilmiştir. VE kapısı ($\cdot$) ile gösterilir ve kapının yaptığı işlem $Q = AB$ şeklinde tanımlanır. Giriş değişkenlerinin herhangi birinin 0 değerini alması ile çıkış 0 değerini alırken, girişlerin hepsinin 1 olması durumunda çıkışta 1 değerini alır. Bu durum giriş değişkeni ikiden fazla olan VE kapıları içinde geçerlidir.



Şekil 1.2 VE Kapısı Sembolü ve Doğruluk Tablosu.

1.4 VEYA (OR) Kapısı

Şekil 1.3'te VEYA kapısına ait sembol ve doğruluk tablosu verilmiştir. VEYA kapısı (+) ile gösterilir ve kapının yaptığı işlem $Q = A + B$ şeklinde tanımlanır. VEYA işlemi aritmetik toplama işlemi ile karıştırılmamalıdır. İki değişkenli bir VEYA işleminde giriş değişkenlerinden herhangi birinin 1 olması durumunda çıkış $1 + 1 = 1$ olur.

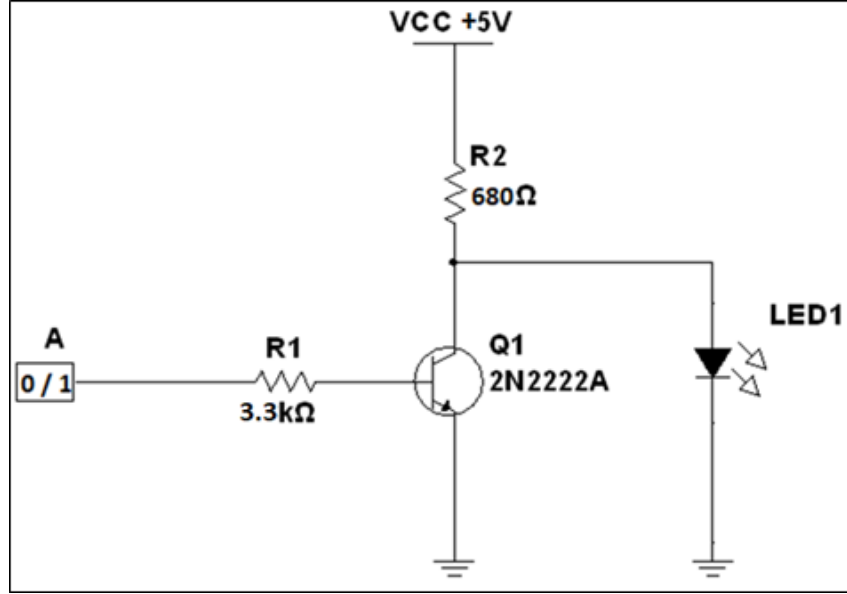


Şekil 1.3 VEYA Kapısı Sembolü ve Doğruluk Tablosu.

2. Deneyin Yapılışı

2.1 TRANSİSTÖR İLE DEĞİL KAPI DEVRESİ

Bir DEĞİL Kapısı Girişine uygulanan lojik 0 işaretini çıkışına lojik 1, lojik 1 işaretini lojik 0 olarak çıkışına aktarır. Şekil 2.1'de DEĞİL kapısının transistörle gerçekleştirilmiş devresi görülmektedir. Bu devrenin girişinden lojik 0 uygulandığında transistör kesimde olacaktır ve çıkışta V_{CC} gerilimi görülecektir. Bu ise lojik 1 olarak değerlendirilir. Girişe lojik 1 verildiğinde ise transistör ilettime geçecek ve çıkışta toprak (sıfır) gerilimi görülecektir. Bu ise lojik 0 olarak değerlendirilir.



Şekil 2.1 Transistörlü DEĞİL Kapısı.

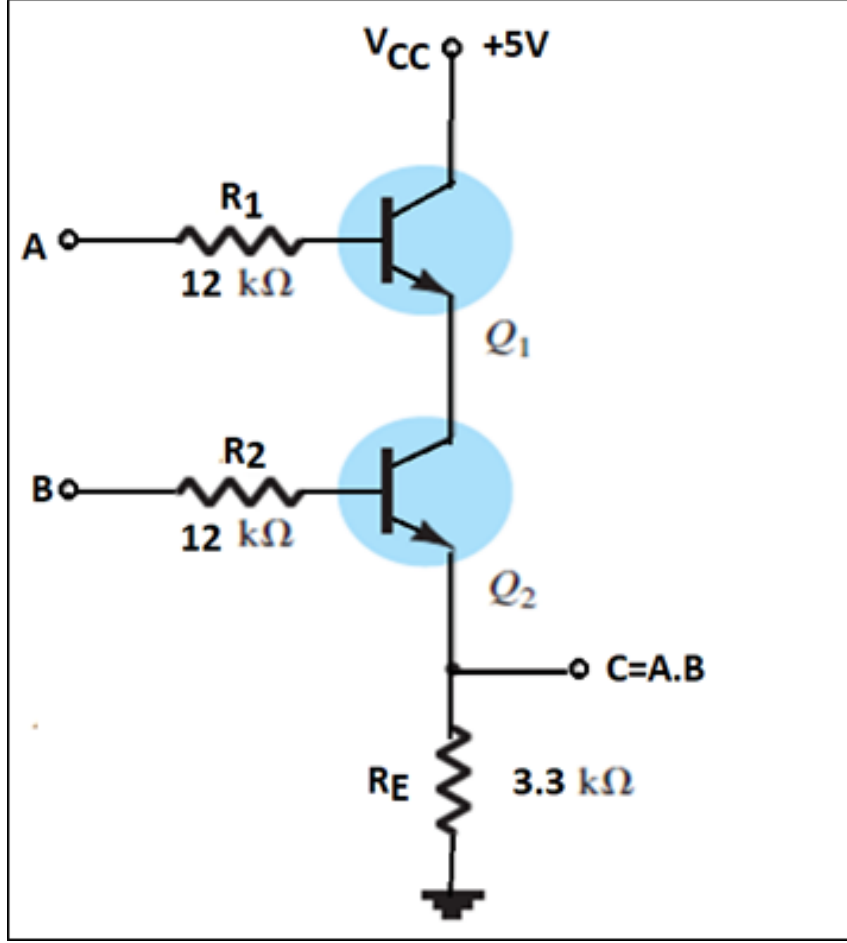
Şekil 2.1’de verilen transistörlü DEĞİL kapısı devresini kurunuz. Devrenin doğruluk tablosunu Tablo 1’de oluşturunuz.

Tablo 1. DEĞİL Kapısı Devresinin Doğruluk Tablosu.

Giriş	Çıkış
A	Q
0	
0	
1	
1	

2.2 TRANSİSTÖR İLE VE KAPI DEVRESİ

Şekil 2.2’deki devrede transistörle gerçekleştirilen bir VE kapı devresi görülmektedir. Bu devrede girişlerden en az bir tanesi lojik 0 olduğunda Q_1 ve Q_2 transistörlerinden biri kesim durumunda olacak ve R_E direnci üzerinden herhangi bir akım geçmeyecek ve sonuçta çıkış lojik 0 olacaktır. Girişlerin her ikisi de Lojik 1 seviyesinde olduğunda Q_1 ve Q_2 transistörlerinin her ikisi de iletim durumunda olacak ve R_E direnci üzerinden akım geçecek ve çıkış lojik 1 seviyesine gelecektir.



Şekil 2.2 Transistörlü VE Kapısı.

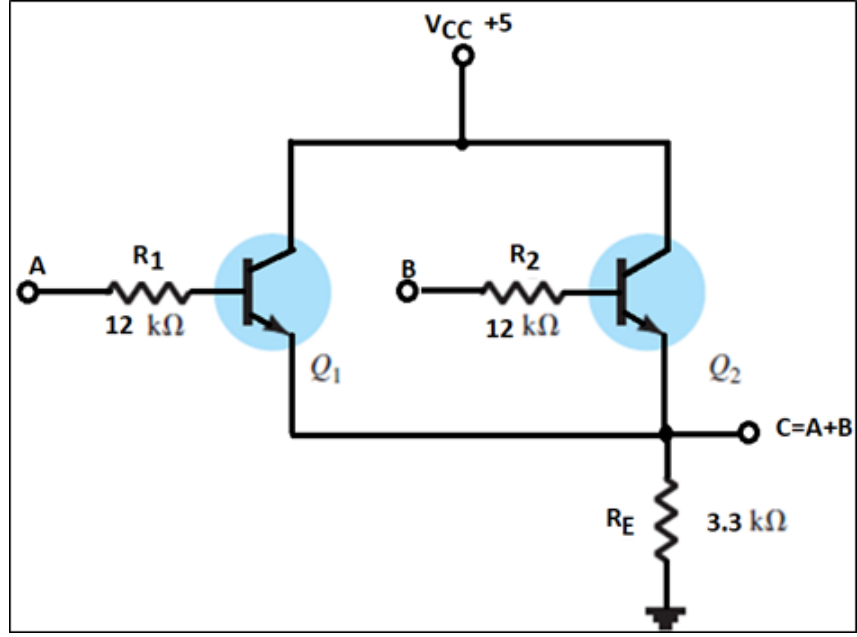
Şekil 2.2’de verilen transistörlü VE kapısı devresini kurunuz. Devrenin doğruluk tablosunu Tablo 2’de oluşturunuz.

Tablo 2. VE Kapısı Devresinin Doğruluk Tablosu.

Girişler		Çıkış
A	B	Q
0	0	
0	1	
1	0	
1	1	

2.3 TRANSİSTÖR İLE VEYA KAPI DEVRESİ

Şekil 2.3’de transistörlerden oluşan iki girişe sahip bir VEYA kapı devresi görülmektedir. Bu devrede girişlerden her ikisi lojik 0 olduğunda transistörler kesim durumundadır. Bunun anlamı her iki transistörün de kesim durumunda olmalarından dolayı R_E direnci üzerinden herhangi bir akım geçmeyecek ve çıkışı lojik 0 durumunda kalacak.



Şekil 2.3 Transistörlü VEYA Kapısı.

Şekil 2.3’de verilen transistörlü VEYA kapısı devresini kurunuz. Devrenin doğruluk tablosunu Tablo 3’de oluşturunuz.

Tablo 3. VEYA Kapısı Devresinin Doğruluk Tablosu.

Girişler		Çıkış
A	B	Q
0	0	
0	1	
1	0	
1	1	