

Osmaniye Korkut Ata Üniversitesi
Mühendislik ve Doğa Bilimleri Fakültesi
Fizik Bölümü
Elektronik Laboratuvarı

Deney-6

İşlemsel Yükselteçler
Faz Evireni Faz Evirmeyen ve Gerilim İzleyici
Op-amp Devreleri

Hazırlayanlar:

Arş. Gör. Mustafa HARBUTOĞLU
Prof. Dr. Muhittin ŞAHAN

İşlemsel Yükelteç Uygulamaları

1. Teorik Bilgi

Basit bir OP-AMP iki girişli çok yüksek kazançlı bir gerilim yükseltecidir. Evirmeyen giriş (+) işareti ile gösterilir. Eviren giriş ise (-) işareti ile gösterilir. OP-AMP, bu iki giriş arasındaki gerilim farkını yükseltir ve bu farkın OP-AMP'ın açık çevre kazancıyla çarpımına eşit bir çıkış üretir.

$$V_0 = A_O[V_{i1} - V_{i2}]$$

- V_0 : Çıkış Gerilimi
- A_0 : OP-AMP'ın Açık Çevrim Kazancı
- V_1 : Evirmeyen Giriş Gerilimi
- V_2 : Eviren Giriş Gerilimi

Eğer girişler aynı potansiyelde ise, çıkış sıfırdır. İdeal bir OP-AMP aşağıdaki özelliklere sahiptir.

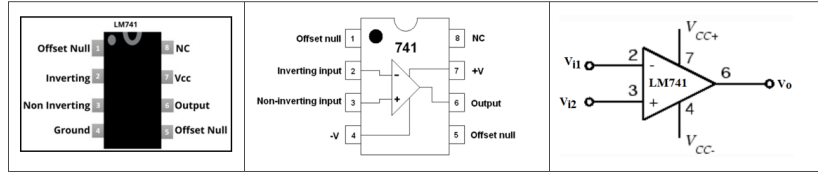
- Sonsuz Gerilim Kazancı ($A_0 = \infty$): Eviren ve evirmeyen girişler arasındaki potansiyel farkı çok küçük bile olsa OP-AMP çıkışı $+V_i$ veya $-V_i$ besleme gerilimi değerini alır.
- Sonsuz Giriş Direnci ($R_i = \infty$): Eviren ve evirmeyen girişler arasındaki potansiyel farkı giriş ucundan akım akışına neden olmaz.
- Sıfır Çıkış Direnci ($R_0 = 0$): OP-AMP çıkışının eşdeğer devresi, oldukça düşük seri dirence sahip olan (neredeyse sıfır) mükemmel bir gerilim kaynağıdır.
- Geniş Band Genişliği: OP-AMP oldukça geniş band aralığındaki frekansları (Örneğin 0- 100MHZ) eşit olarak yükseltir.
- Sıfır OFFSET: Girişler arasındaki potansiyel fark sıfır olursa çıkış sıfır olur.

NOT: OP-AMP' lar yukarıdaki özelliklere oldukça yakın bir davranış gösterir.

OP-AMP' lara Örnek olarak çok yaygın olarak kullanılan bir opamp olan LM741 'in ayak bağlantıları Şekil 1.1'de verilmiştir. Şekilde gösterilen ve kullanılmayan 1 ve 5 numaralı ayaklar (offset null) Balans yani dengelemeyi gösterirler.

- 1. Offset Sıfırlama
- 2. Opamp Terleyen Giriş Ucu

- 3. Opamp Terslemeyen Giriş Ucu
- 4. Negatif Besleme Gerilimi
- 5. Offset Sıfırlama
- 6. Opamp Çıkış
- 7. Pozitif Besleme Gerilimi
- 8. Boş Uç (No Connection NC)



Şekil 1.1 a) Tipik bir LM741 OP-AMP, b) pin konfigürasyonu, c) devre sembolü.

2. Faz Eviren (ters çeviren) Kuvvetlendirici OP-AMP Devreler

2.1 Deneyin Amacı

Eviren yükseltecin çalışma prensibini anlamak ve giriş ve çıkış dalga şekilleri ile gerilim kazancını ölçmek.

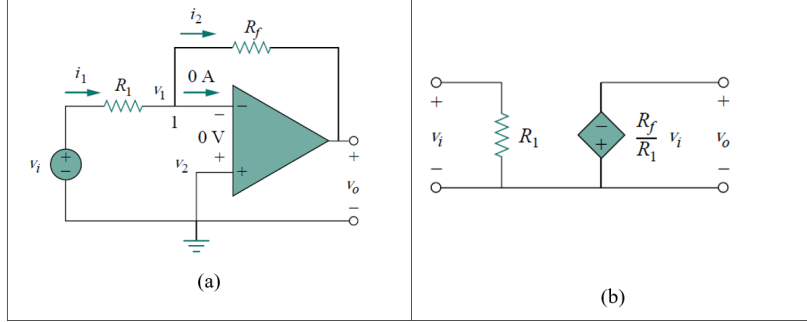
2.2 Genel Bilgiler

Bu deneyde, Op-amplarda negatif geri besleme kavramıyla tanışacağız. Op-amplarda negatif geri besleme kullanmak, $\mp V_{sat}$ sınırları arasında lineer moda yükselteç olarak çalışan op-amp'ın çıkışını etkileyecektir. Negatif geri besleme iki tip yükseltecin gelişmesine temel teşkil eder. Bu yükselteçler, eviren yükselteç ve evirmeyen yükselteçlerdir. Negatif geri beslemeli bir op-amp, harici bir dirençle ayarlanabilen bir kapalı çevrim kazancına sahip olacaktır. Böylelikle yükselteç girişine, giriş sinyalleri uygulanacak bu sinyaller yükseldikten sonra belirli bir kazançla sahip olan çıkış sinyalleri çıkıştan alınacaktır. Bu ve sonraki bölümlerde, genellikle daha karmaşık devrelerin tasarımında modül görevi gören bazı kullanışlı op-amp devrelerini ele alacağız. Bu tür op-amp devrelerinden ilki, Şekil 2.1'de gösterilen ters çeviren yükselteçtir. Bu devrede, ters çevirmeyen giriş topraklanmıştır, V_i , ters çeviren girişe R_1 üzerinden bağlanmıştır ve geri besleme direnci R_f , ters çeviren giriş ile çıkış arasına bağlanmıştır. Amacımız, giriş gerilimi V_i ile çıkış gerilimi V_o arasındaki ilişkiyi elde etmektir.

1. D ğ me KCL uygulayarak,

$$\frac{V_i - V_1}{R_1} = \frac{V_i - V_0}{R_f}$$

Ancak ideal bir op-amp i in $V_1 = V_2 = 0$ olur,   nk  ters  evirmeyen terminal topraklanmı tır. Dolayısıyla,



 ekil 2.1 a) Eviren (ters  eviren) Op-Amp Devresi, **b)** Eviren i in e de er devre.

Bu b l mde karma ık devrelerin tasarımımda mod l g revi g ren bazı kullanı lı op-amp devrelerini ele alaca ız. Bu t r op-amp devrelerinden ilki,  ekil 2.1’de g sterilen ters  eviren y kselte tir. Bu devrede, ters  evirmeyen giri  topraklanmı tır, V_i , ters  eviren giri e R_1  zerinden ba lanmı tır ve geri besleme direnci R_f , ters  eviren giri  ile  ıkı  arasına ba lanmı tır. Amacımız, giri  gerilimi V_i ile  ıkı  gerilimi v_o arasındaki ili kiyi elde etmektir.

1. 1. d ğ me KCL uygulayarak;

$$\begin{aligned} \frac{V_i}{R_1} &= -\frac{V_o}{R_f} \\ V_o &= -\frac{R_f}{R_1} V_i \\ A &= \frac{V_o}{V_i} = -\frac{R_f}{R_1} \end{aligned}$$

 ekil 2.1’deki devrenin  evirici olarak adlandırılması negatif i arettten kaynaklanmaktadır. Bu nedenle, ters  eviren kuvvetlendirici, giri  sinyalini y kseltirken aynı zamanda sinyalin polaritesini tersine  evirir.

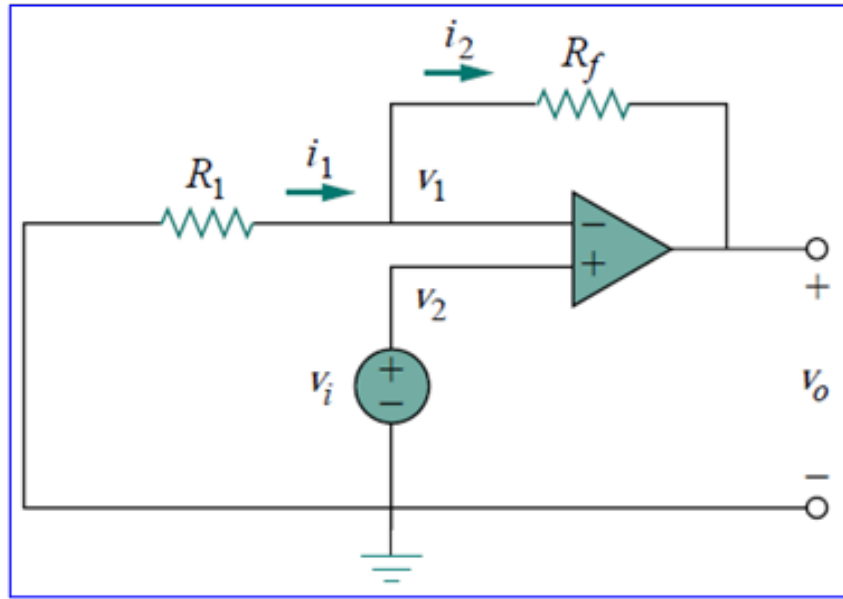
3. Faz Evirmeyen (ters çevirmeyen)Kuvvetlendirici OP-AMP Devreler

3.1 Deneyin Amacı

Evirmeyen yükseltecin çalışma prensibini anlamak ve giriş ve çıkış dalga şekilleri ile gerilim kazancını ölçmek.

3.2 Genel Bilgiler

Ters çevirmeyen kuvvetlendiriciler, pozitif voltaj kazancı sağlamak için tasarlanmış bir op-amp devresidir. Şekil 3.1'de Evirmeyen Op-Amp Devresi verilmiştir. Evirmeyen (Ters çevirmeyen) kuvvetlendiriciler, pozitif voltaj kazancı sağlamak için tasarlanmış bir op-amp devresidir. Şekil 3.1'de gösterildiği gibi giriş gerilimi (v_i) doğrudan ters çevirmeyen giriş terminaline uygulanır ve R_1 direnci toprak ile ters çeviren terminal arasına bağlanır. Çıkış gerilimi ve gerilim kazancıyla ilgileniyoruz. Amacımız, çıkış voltajı ve voltaj kazancını belirlemektir. Ters çevirmeyen amplifikatör, pozitif voltaj kazancı sağlamak için tasarlanmış bir op-amp devresidir.



Şekil 3.1 Evirmeyen Op-Amp Devresi.

KCL'nin ters çeviren terminale uygulanması şunu verir:

$$I_1 = I_2 \text{ ise}$$
$$-\frac{V_1}{R_1} = \frac{V_1 - V_0}{R_f}$$

Ancak $V_1 = V_2 = V_i$ 'dir. Bu durumda yukarıdaki Denklem şu hale gelir:

$$-\frac{V_i}{R_1} = \frac{V_i - V_0}{R_f}$$

Ya da

$$V_0 = (1 + \frac{R_f}{R_1})V_i$$

Buradan Gerilim Kazancı

$$A = \frac{V_0}{V_i} = (1 + \frac{R_f}{R_1})$$

elde edilir. Görüldüğü gibi eşitliğin sol tarafında negatif işareti olmamasından dolayı çıkış gerilimi giriş gerilimiyle aynı polariteye sahiptir.

Ters çevirmeyen kuvvetlendiriciler, pozitif voltaj kazancı sağlamak için tasarlanmış op-amp devreleridir.

4. Op-amplı gerilim izleyici (Voltage Follower) devresi

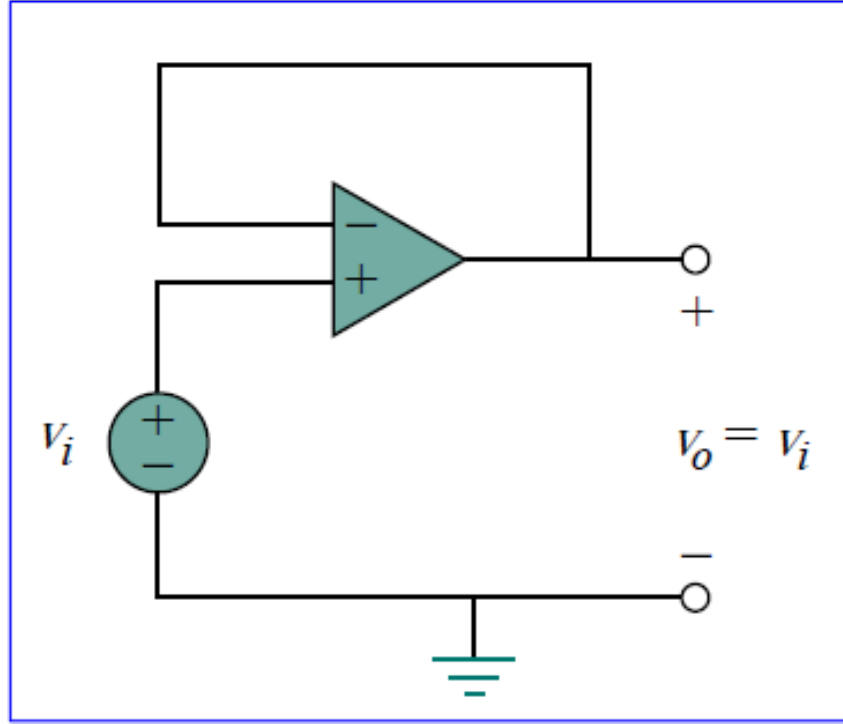
4.1 Deneyin Amacı

Op-amplarla ilgili bilgi beceri kazanmak

Şekil 3.1'de verilen evirmeyen Op-Amp Devresinde R_f geri besleme direnci sıfır olursa ($R_f = 0$, kısa devre) veya R_1 direnci sonsuz olursa ($R_1 = \infty$), açık devre) veya her ikisi olduğunda devrenin kazancı kazancın 1 olur. Bu durumda çıkış voltajı giriş voltajını takip ettiğinden voltaj takipçi (Gerilim İzleyici) Op-Amp Devresi olur. Buradaki çıkış gerilimi, giriş gerilimine eşittir. Böylece, devrenin çıkış ifadesi şöyle olur;

$$A = \frac{V_0}{V_i} = (1 + \frac{R_f}{R_1}) = 1$$
$$V_0 = V_i$$

Bu devre çok yüksek bir giriş ve çok düşük bir çıkış empedansına sahip olup genellikle yüksek empedanslı işaret kaynaklarını düşük empedanslı yüklerle uyarlama kullanılır. Şekil 4.1'de verilen gerilim izleyici devre, bir evirmeyen yükselteç uygulamasıdır. Bu nedenle bu devre yükselteç olarak çalışmaktadır.



Şekil 4.1 Voltaj takipçi Op-Amp Devresi

4.2 Deneyin Yapılışı

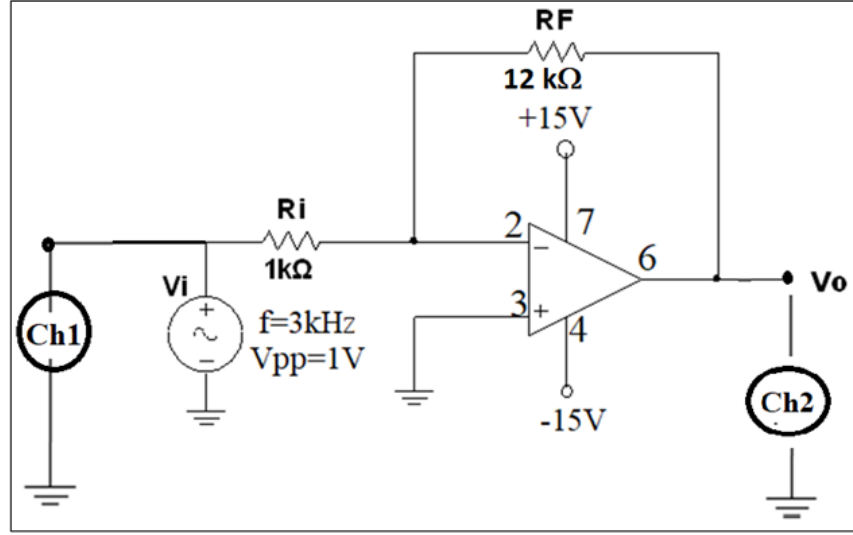
Deneyde Kullanılacak Elemanlar

- 1 adet 12 k Ω
- 1 adet LM 741 OP-AMP entegresi
- 1 adet Sinyal Jeneratörü
- 1 adet Osilaskop

A. Faz Eviren (ters çeviren) Kuvvetlendirici OP-AMP Deneyi

1. Şekil 4.2'deki devreyi kurunuz, 741 op-amp entegresine uygulayacağımız Op-amp'ın DC kutuplamasını (DC besleme gerilimini) $\mp 15V$ ayarlayınız.
2. Sinyal jeneratörünü 3kHz frekanslı ve tepeden tepeye (V_{pp}) 1 V'luk 1'e (tepeden-tepeye) ayarlayınız. Osilaskopta sinyalleri rahat görebilecek şekilde V/Div ve T/Div komütatörlerini ayarlayınız.
3. Osilaskobun birinci kanalını girişe, ikinci kanalını çıkışa bağlayınız. Giriş ve çıkış işaretlerini gözlemleyebilmek için osiloskop ayarlarını aşağıdaki gibi yapınız.
 - Kanal 1: 0.5 V/div
 - Kanal 2: 5.0 V/div
 - Kuplaj ayarı: AC

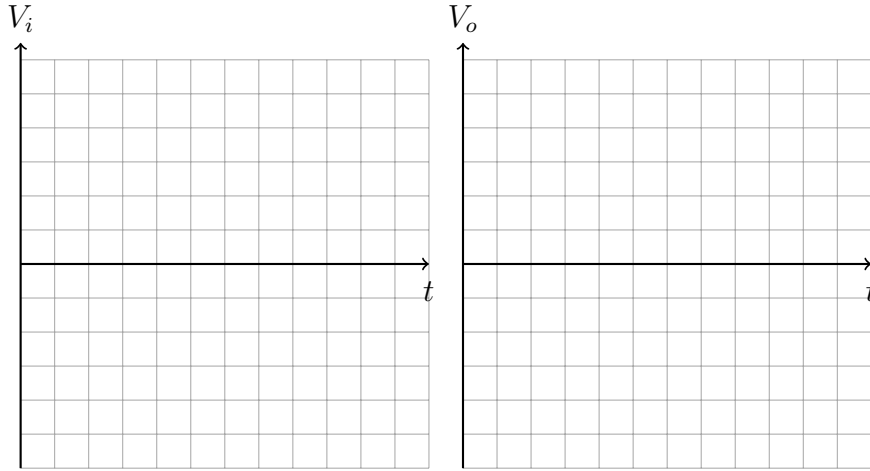
- Zaman Kademesi (Time/Div): $500\mu s/div$
4. Giriş ve çıkış sinyallerini gözlemleyerek dalga şekillerini Şekil 4.3'e çiziniz. Çıkış genliğini osilaskopta ölçünüz ve bulmanız gereken V_o değerini hesap yoluyla da elde ediniz. Ölçüm ve hesaplama bulduğunuz V_o ve A (kazanç) değerlerini Tablo 4.1'e kaydediniz.
 5. Pratik olarak hesapladığınız voltaj kazancı teorik yaklaşımla hesaplamış olduğunuz voltaj kazancı ifadesiyle uyumlu mudur? % hata hesabı yaparak sonuçları yorumlayınız.
 6. Evirmeyen kuvvetlendiriciyi DC kuvvetlendiriciye dönüştürmek üzere sinyal jeneratörü yerine DC bir gerilim bağlayınız. $V_i = 1V$ DC yaparak V_o çıkış gerilimini ölçünüz ve girişe göre polaritesine dikkat ediniz.



Şekil 4.2 LM741 OP-AMP entegresi ile gerçekleştirilen eviren yükselteç devresi

Tablo 4.1

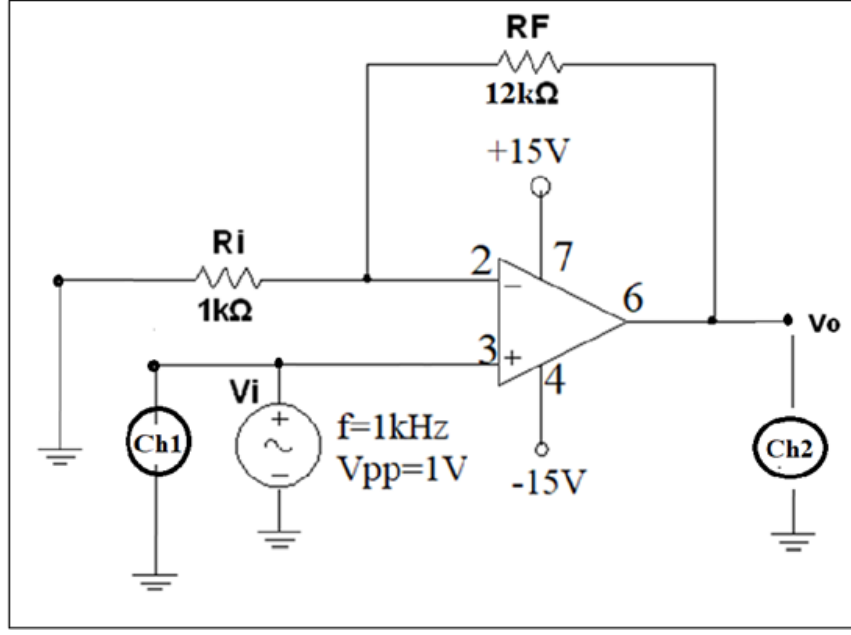
V_o (Volt)		$A_V = V_o/V_i$
Hesaplanan	Ölçülen	



Şekil 4.3

4.3 Faz Evirmeyen (ters çevirmeyen) Kuvvetlendirici OP-AMP Deneyi

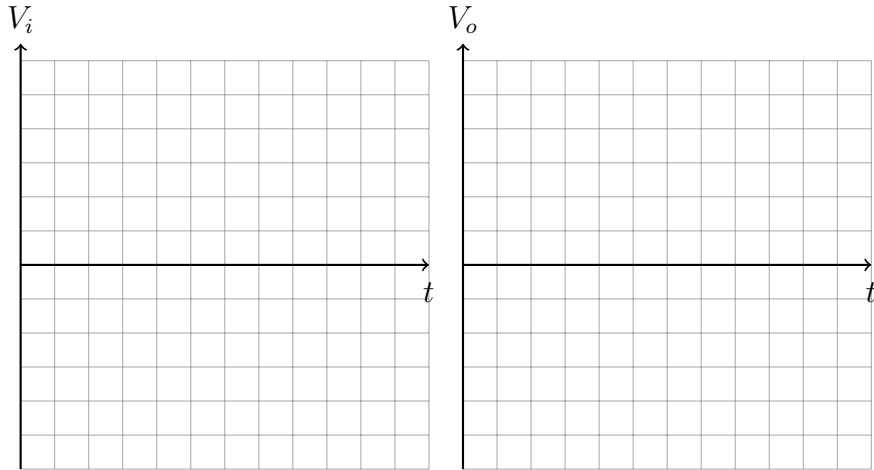
1. Şekil 4.4'deki devreyi kurunuz, 741 op-amp entegresine uygulayacağımız Op-amp'ın DC kutuplamasını (DC besleme gerilimini) $\pm 15V$ ayarlayınız.
2. Sinyal jeneratörünü 1kHz frekanslı ve tepeden tepeye (V_{pp}) 1 V'luk 1'e (tepeden-tepeye) ayarlayınız. Osilaskopta sinyalleri rahat görebilecek şekilde V/Div ve T/Div komütatörlerini ayarlayınız.
3. Osiloskobun birinci kanalını girişe, ikinci kanalını çıkışa bağlayınız. Giriş ve çıkış işaretlerini gözlemleyebilmek için osiloskop ayarlarını aşağıdaki gibi yapınız.
 - Kanal 1: 0.5 V/div
 - Kanal 2: 5.0 V/div
 - Kuplaj ayarı: AC
 - Zaman Kademesi (Time/Div): 500µs/div
4. Giriş ve çıkış sinyallerini gözlemleyerek dalga şekillerini Şekil 4.5'ya çiziniz. Çıkış genliğini osilaskopta ölçünüz ve bulmanız gereken V_o değerini hesap yoluyla da elde ediniz. Ölçüm ve hesaplama bulduğunuz V_o ve A (kazanç) değerlerini Tablo 4.2'ye kaydediniz.
5. Pratik olarak hesapladığımız voltaj kazancı teorik yaklaşımla hesaplamış olduğunuz voltaj kazancı ifadesiyle uyumlu mudur? % hata hesabı yaparak sonuçları yorumlayınız.
6. Evirmeyen kuvvetlendiriciyi DC kuvvetlendiriciye dönüştürmek üzere sinyal jeneratörü yerine DC bir gerilim bağlayınız. $V_i = 1V$ DC yaparak V_o çıkış gerilimini ölçünüz ve girişe göre polaritesine dikkat ediniz.



Şekil 4.4 LM741 OP-AMP entegresi ile gerçekleştirilen evirmeyen yükselteç devresi.

Tablo 4.2

R_F (Ω)	V_o (Volt)		$A_V = V_o/V_i$
	Hesaplanan	Ölçülen	
12K			

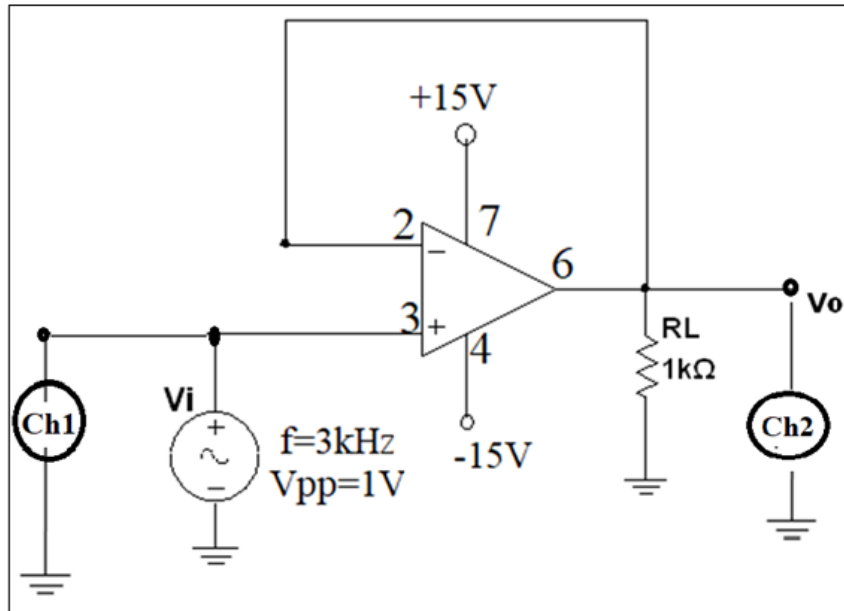


Şekil 4.5

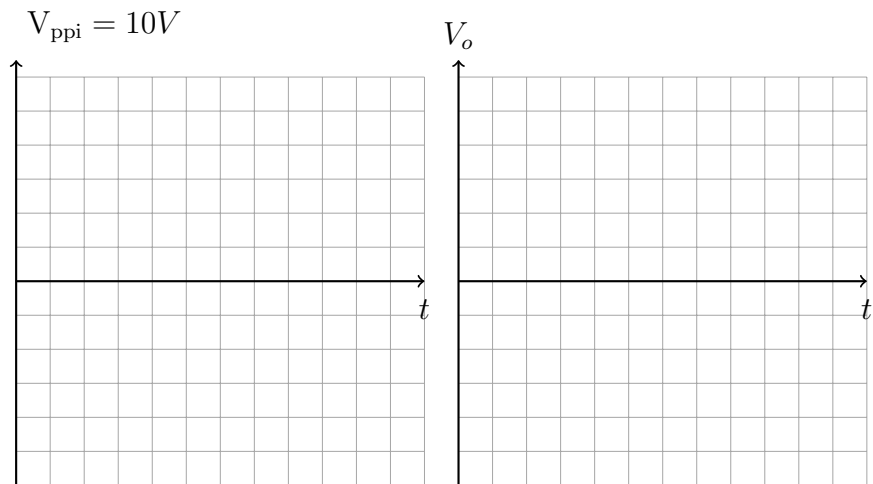
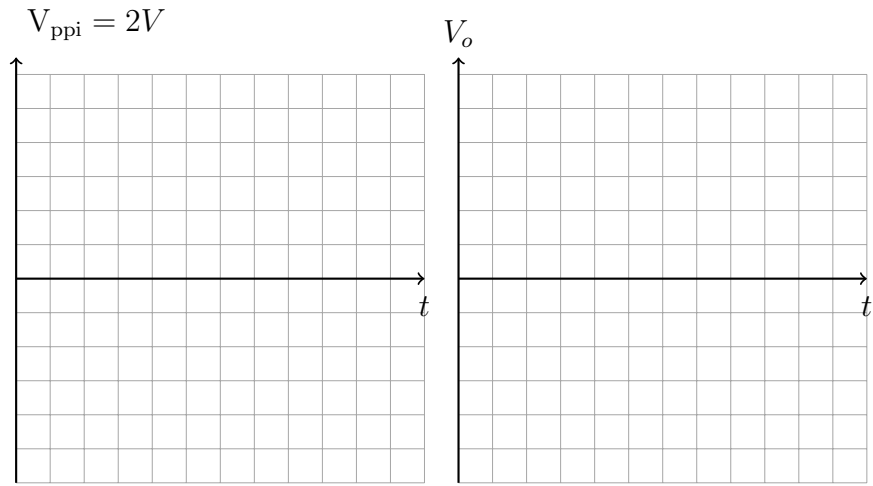
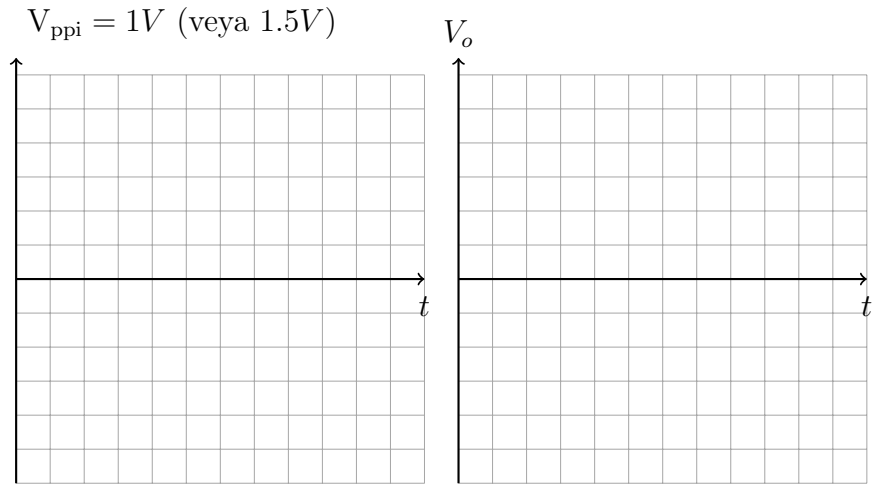
4.4 Gerilim İzleyici (Voltaj Takipçisi) Deneyi

1. Şekil 4.6'daki devreyi kurunuz. Op-amp'ın DC kutuplamasını ± 15 V ile yapınız.

2. Giriş işareti olarak tepeden tepeye 1 V'luk 3kHz frekanslı bir sinüzoidal dalga uygulayınız. (veya $V_{ppi} = 5V$ ve 1KHz frekanslı sinyal üretecek şekilde ayarlayınız.)
3. Osiloskobun birinci kanalını girişe, ikinci kanalını çıkışa bağlayınız. Giriş ve çıkış işaretlerini gözlemleyebilmek için osiloskop ayarlarını aşağıdaki gibi yapınız.
 - Kanal 1: 0.5 V/div
 - Kanal 2: 0.5 V/div
 - Kuplaj ayarı: AC
 - Zaman Kademesi (Time/Div): $500\mu s/div$
4. Giriş ve çıkış sinyallerini gözlemleyerek dalga şekillerini Şekil 4.7'ya çiziniz. Çıkış genliğini osiloskopta ölçünüz ve bulmanız gereken V_o değerini hesap yoluyla da elde ediniz. Ölçüm ve hesaplama bulduğunuz V_o ve A (kazanç) değerlerini Tablo 4.3'e kaydediniz.
5. Pratik olarak hesapladığınız voltaj kazancı teorik yaklaşımla hesaplamış olduğunuz voltaj kazancı ifadesiyle uyumlu mudur? % hata hesabı yaparak sonuçları yorumlayınız.
6. Osiloskop ekranında görmüş olduğunuz giriş ve çıkış işaretlerini analiz ederek voltaj kazancını elde ediniz. Pratik olarak hesapladığınız voltaj kazancı teorik yaklaşımla hesaplamış olduğunuz voltaj kazancı ifadesiyle uyumlu mudur? Yorumlayınız.
7. Aynı işlemleri $V_i = 2V$ tepe değerli kare dalga ve $V_i = 10V$ DC gerilimlerle tekrarlayarak çıkışı gözlemleyiniz.



Şekil 4.6 741 OP-AMP entegresi ile gerçekleştirilen gerilim izleyici devresi



Şekil 4.7

Tablo 4.3

V_o (Volt)		$A_V = V_o/V_i$
Hesaplanan	Ölçülen	